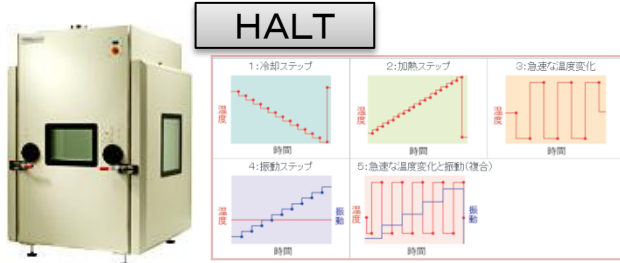


電子デバイス・実装技術セミナーの御案内

電子デバイスの信頼性評価技術の最新動向

～ 高加速寿命試験 (HALT) とバウンダリ スキャンテスト技術の紹介 ～



バウンダリ スキャンテスト



近年、電子デバイスの微小化が進み、製品開発はますます困難になっています。

そこで、開発期間の短縮や低コスト化に有効な「信頼性評価技術」をテーマとする研究会セミナーを、下記により開催いたします。ふるって御参加ください。

- 1 日 時 平成26年12月3日(水) 13:00～16:00
- 2 場 所 福島県ハイテクプラザ 多目的ホール(郡山市待池台1-12)
- 3 内 容、講 師

- (1)演題:「高加速寿命試験(HALT)技術の最新動向」
講師:株式会社 東陽テクニカ HALT技術センター 川上 雅司 氏
- (2)演題:「 JTAGバウンダリ スキャンテスト技術の最新動向」
講師: アンドールシステムサポート株式会社 古長 由行 氏

- 4 受 講 料 無料
- 5 申 込 先 工業材料科 工藤 まで

FAX 024-959-1761 e-mail : kudo_hiroyuki_01@pref.fukushima.lg.jp

※ FAXの場合は、下記の必要事項をご記入の上、御送信下さい。E-mailでの申込みは、各項目を記入の上、タイトルを「実装申込」として、御送信下さい。

- 6 申込締切 平成26年12月1日(月)

セミナー参加申込書 FAX 024-959-1761 工業材料科 工藤

企業(団体)名	
所在地	
電話/FAX	
e-mail(代表者の方)	
ご氏名(ふりがな)	
ご氏名(ふりがな)	

・HALT(読み:ハルト)とは・・・

Highly Accelerated Life Test の略で、通常環境試験より厳しい条件の温度変化と振動荷重をステップ状に徐々に負荷を高めて与え、故障発生まで試験を実施し、潜在的な故障の危険性を調べることができます。

試験目的によっては、通常1か月以上かかる試験を数日、数時間で代替することも可能です。特に、開発初期の設計段階で利用することにより、開発期間全体の短縮を期待できます。欧米やアジアで利用が進んでいるのに対し、日本だけが例外的に普及していない状況が永らく続いていましたが、ここ数年、本格導入の兆しが見られています。

・JTAG バウンダリスキャンテストとは・・・

プリント配線板の実装部の検査を行うテストです。IEEE 国際標準規格で試験のためのインターフェースや手法が規定されています。電子基板とテストコントローラをコネクタを介して接続し、外部で生成したテストコードを実行することにより試験を行う仕組みです。回路内のCPU、FPGA、メモリなど主要部品間の信号のやりとりを検査し、オープンやショートなどの異常を検出します。故障部位を特定できることが大きなメリットです。

実装部品の高密度化が進んだため、従来のテストプローブを用いた検査が困難となっていることから重要性が増しており、内部実装基板など、そもそもプローブを利用できない製品では必須の技術と見られています。